

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-231123

(P2000-231123A)

(43)公開日 平成12年8月22日 (2000.8.22)

(51)Int.Cl'

G 0 2 F 1/136 5 0 0  
1/1333 5 0 5  
1/1335 5 0 5

識別記号

F I

G 0 2 F 1/136 5 0 0 2 H 0 9 0  
1/1333 5 0 5 2 H 0 9 1  
1/1335 5 0 5 2 H 0 9 2

テマコード(参考)

審査請求 有 請求項の数14 OL (全 16 頁)

(21)出願番号 特願平11-197741

(22)出願日 平成11年7月12日 (1999.7.12)

(31)優先権主張番号 特願平10-351637

(32)優先日 平成10年12月10日 (1998.12.10)

(33)優先権主張国 日本 (JP)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 坂本 道昭

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 岡本 守

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100088328

弁理士 金田 幡之 (外2名)

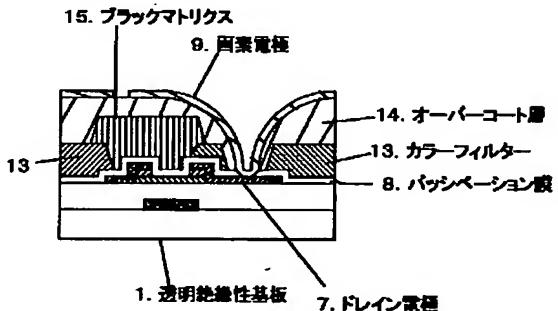
最終頁に続く

(54)【発明の名称】 液晶表示装置およびその製造法

(57)【要約】

【課題】 本発明は、スイッチング素子とカラーフィルターを同一基板上に形成した開口率が大きく明るい液晶表示装置であって、コンタクト抵抗が小さく、ブラックマトリクスの抵抗が大きく信号遅延もなく、また光漏れのない液晶表示装置を提供することを目的とする。

【解決手段】 ドレイン電極の上部に、各色カラーフィルターおよびブラックマトリクスのいずれによっても覆われていない開口を設け、TFTのドレイン電極と画素電極9との接続を、開口内にオーバーコート層およびパッジベーション膜を貫通して設けたコンタクトスルーホールを通して行い、各色カラーフィルターとブラックマトリクスが接する部分で、ブラックマトリクスの端がカラーフィルターの端の上に重なるように形成する。



## 【特許請求の範囲】

【請求項1】 透明絶縁性基板上に、スイッチング素子と、このスイッチング素子を保護するバッシベーション膜と、各色カラーフィルターと、この各色カラーフィルターの間に、少なくとも前記スイッチング素子の上部を覆って設けられたブラックマトリクスと、前記各色カラーフィルターと前記ブラックマトリクスの上に設けられたオーバーコート層と、このオーバーコート層の上に設けられた画素電極とを備えた液晶表示装置において、前記スイッチング素子は、前記画素電極との接続のための引き出し電極を有し、

この引き出し電極の上部の少なくとも一部には、前記各色カラーフィルターおよび前記ブラックマトリクスのいずれによっても覆われていない開口が設けられ、前記画素電極と前記スイッチング素子との接続が、前記開口内に、前記オーバーコート層および前記バッシベーション膜を貫通して設けられたコンタクトスルーホールを通して行われ、

前記各色カラーフィルターと前記ブラックマトリクスが接する部分で、前記ブラックマトリクスの端が前記カラーフィルターの端の上に重なるように形成されていることを特徴とする液晶表示装置。

【請求項2】 前記各色カラーフィルターおよび前記ブラックマトリクスは、顔料分散型感光性樹脂を用いて形成されたものである請求項1記載の液晶表示装置。

【請求項3】 前記オーバーコート層は、感光性樹脂を用いて形成されたものである請求項1または2記載の液晶表示装置。

【請求項4】 前記スイッチング素子はTFTであって、前記引き出し電極がTFTのドレイン電極である請求項1～3のいずれかに記載の液晶表示装置。

【請求項5】 透明絶縁性基板上に、スイッチング素子と、このスイッチング素子を保護するバッシベーション膜と、各色カラーフィルターと、この各色カラーフィルターの間に、少なくとも前記スイッチング素子の上部を覆って設けられたブラックマトリクスと、前記各色カラーフィルターと前記ブラックマトリクスの上に設けられたオーバーコート層と、このオーバーコート層の上に設けられた画素電極とを備えた液晶表示装置の製造方法において、

前記透明絶縁性基板上に、前記画素電極との接続のための引き出し電極を有する前記スイッチング素子を形成する工程と、

前記スイッチング素子を形成した透明絶縁性基板上に、前記各色カラーフィルターを、少なくとも後の工程で形成するコンタクトスルーホール形成箇所を含む領域を除いて所定の形状に形成する各色カラーフィルター形成工程と、各色カラーフィルターを形成した透明絶縁性基板上に、前記ブラックマトリクスを、少なくとも後の工程で形成

10

20

30

40

50

するコンタクトスルーホール形成箇所を含む領域を除き、かつ前記各色カラーフィルターと接する箇所においては前記カラーフィルターの端にブラックマトリクスの端が重なるように所定の形状に形成するブラックマトリクス形成工程と、

ブラックマトリクスを形成した透明絶縁性基板上に、前記オーバーコート層を、コンタクトスルーホール形成箇所に開口を有するパターン状に形成する工程と、形成したオーバーコート層を用いるか、またはオーバーコート層上にさらに形成したレジストを用いて、前記バッシベーション膜をエッチングし、前記オーバーコート層および前記バッシベーション膜を貫通し前記引き出し電極に達するコンタクトスルーホールを形成する工程と、

バーニングしたオーバーコート層および前記コンタクトスルーホールから露出している前記引き出し電極の表面に透明導電膜を形成し、所定の形状にバーニングして画素電極を形成する工程とを有する液晶表示装置の製造方法。

【請求項6】 前記各色カラーフィルター形成工程は、顔料分散型感光性樹脂の塗布工程と、アリベーク工程と、露光工程と、現像工程と、焼成工程とを含むことを特徴とする請求項5記載の液晶表示装置の製造方法。

【請求項7】 前記ブラックマトリクス形成工程は、カーボン、チタンまたは顔料を分散した感光性樹脂の塗布工程と、アリベーク工程と、露光工程と、現像工程と、焼成工程とを含むことを特徴とする請求項5記載の製造方法。

【請求項8】 前記ブラックマトリクス形成工程は、カーボン、チタンまたは顔料を分散した感光性樹脂の塗布工程と、アリベーク工程と、露光工程と、ポストイクスピージャーベーク工程と、現像工程と、焼成工程とを含むことを特徴とする請求項5記載の製造方法。

【請求項9】 前記ブラックマトリクス形成工程は、カーボン、チタンまたは顔料を分散した感光性樹脂の塗布工程と、第1のアリベーク工程と、酸素遮断膜塗布工程と、第2のアリベーク工程と、露光工程と、ポストイクスピージャーベーク工程と、酸素遮断膜除去工程と、現像工程と、焼成工程とを含むことを特徴とする請求項5記載の製造方法。

【請求項10】 前記酸素遮断膜はポリビニルアルコールからなることを特徴とする請求項9記載の製造方法。

【請求項11】 前記露光工程は窒素雰囲気中で行うことを特徴とする請求項7～9のいずれかに記載の製造方法。

【請求項12】 前記カラーフィルター形成工程またはブラックマトリクスの形成工程前に、基板をヘキサメチルジシラザン雰囲気中にさらすHMDA処理工程をさらに有することを特徴とする請求項5記載の製造方法。

【請求項13】 前記オーバーコート層は、感光性樹脂

を用いて形成することを特徴とする請求項5～12のいずれかに記載の液晶表示装置の製造方法。

【請求項14】 前記スイッチング素子はTFTであって、前記引き出し電極がTFTのドレイン電極である請求項5～13のいずれかに記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示装置に関し、詳しくはTFT（薄膜トランジスタ）等のスイッチング素子とカラーフィルターを同一基板上に形成した液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】 図9は従来の液晶表示装置におけるアクティブマトリクス基板のチャネルエッチ型TFTの概略図である。図9は一画素の平面図を、図10はTFT部の断面図を、図11は端子部断面図((a)ゲート端子部、(b)データ端子部)を示している。図10において、透明絶縁性基板1上に、ゲート電極2aが形成され、その上を覆ってゲート絶縁膜3が形成されている。さらにその上にはゲート電極2aと重疊するように半導体層4が形成され、その中央部上で隔てられたソース電極6a、ドレイン電極7がオーミックコンタクト層5を介して半導体層4に接続されている。それらソース電極6aとドレイン電極7の間のオーミックコンタクト層はエッチング除去され、ソース電極6a、ドレイン電極7と半導体層4の間にのみオーミックコンタクト層5が形成されている。

【0003】 さらにこれらを覆うようにパッシベーション膜8が形成されている。このパッシベーション膜8上には、画素電極9となる透明導電膜が、パッシベーション膜8を貫くコンタクトスルーホール11を介して、ドレイン電極7と接続されている。このTFTにはゲート配線2b、ゲート電極2aを通してスイッチング信号が、ソース配線6b、ソース電極6aを通して映像信号が入力され、画素電極9への電荷の書き込みが行われる。

【0004】 次に、図9～図11に示したアクティブマトリクス基板の製造方法について、図12を用いて説明する。但し、図12ではTFT部分のみを示した。

【0005】 図12(a)に示すように、ガラスなどの透明絶縁性基板1上にスパッタリング装置によってA1、Mo、Crなどからなる導電層を100～400nmの厚さで堆積し、フォトリソ工程によりゲート配線(図示なし)、ゲート電極2aおよび表示用の外部信号処理基板と接続されるゲート端子(図示なし)を形成する第1のバーニング工程を行う。

【0006】 次に図12(b)に示すように、シリコン窒化膜などからなるゲート絶縁膜3とアモルファスシリコンからなる半導体層4、n<sup>+</sup>アモルファスシリコンか

らなるオーミックコンタクト層5をプラズマCVDによって、それぞれ400nm、300nm、50nm程度の厚さで連続的に積層した後、半導体層4、オーミックコンタクト層5を一括してバーニングする第2のバーニング工程を行う。

【0007】 次に図12(c)に示すように、ゲート絶縁膜3およびオーミックコンタクト層5を覆うようにスパッタリング装置によってMo、Crなどを100～200nmの厚さで堆積し、これをフォトリソ工程によりソース電極6a、ソース配線6b、ドレイン電極7、および表示用の外部信号処理基板に接続されるデータ端子7a部を形成する第3のバーニング工程を行うと共に、TFTのチャネル部となるソース電極6a、ドレイン電極7下以外の不要なオーミックコンタクト層5を除去する。

【0008】 次に図12(d)に示すように、TFTのバックチャネル、ソース電極6a、信号配線6b、ドレイン電極7、データ端子(図示なし)を覆うようにプラズマCVDによりシリコン窒化膜などの無機膜からなるバーシベーション膜8を100～200nm程度の厚さで成膜し、ドレイン電極7と画素電極9とのコンタクトをとるためのコンタクトスルーホール11の形成と、データ端子部上の不要なバッシベーション膜8とゲート端子(図示なし)上の不要なゲート絶縁膜3およびバッシベーション膜8を除去する第4のバーニング工程を行う。

【0009】 最後に図12(e)に示すように、画素電極9となる透明導電膜をスパッタリング装置で成膜し、第5のバーニング工程を行う。

【0010】 図12のアクティブマトリクス基板は、このような製造方法により5つのバーニング工程によって製造されるので製造工程が大幅に短縮化される。このアクティブマトリクス基板を用いて、カラーフィルターおよび電極を設けたもう1枚の基板と組み合わせ、2枚の基板間に液晶を挟んで液晶表示装置を構成する。

【0011】 しかし、このアクティブマトリクス基板では、図9の平面図で見たとき、ゲート配線2bおよびソース配線6bと画素電極9との間から光漏れが起こるため、カラーフィルター基板の方でブラックマトリクスにより遮光する必要がある。このとき、カラーフィルター基板とアクティブマトリクス基板の重ね合わせ精度を考慮すると、ブラックマトリクスによる遮光領域を大きく取らなければならず液晶装置の開口率が小さくなってしまい、バックライトが有効に利用されない問題があった。

【0012】 そこで、開口率を大きくする手段としてアクティブマトリクス基板上にカラーフィルターを形成する方法(CF on TFT構造)が、例えば特開平10-39292号公報の第1の実施例に提案されている。この構造を製造するに際して、この公報に記載され

ていない条件等を補うと、実際の製造方法は次のようになる。

【0013】まず、図13(a)に示すように、このTFTはチャネル保護型TFTと呼ばれるもので、透明絶縁性基板1の上にゲート電極2aが形成され、その上をゲート絶縁膜3が覆っている。その上のゲート電極2aの上部に半導体層4が形成され、それに対してソース電極6aとドレイン電極7が接続されている。このような構造のチャネル保護型TFT10bを形成した後、パッシベーション膜8を形成する。

【0014】図13(b)に示すように、パッシベーション膜8の上に、顔料分散型の感光性樹脂ブラックマトリクスをスピンドルコート法で塗布し、フォトリソ工程によりブラックマトリクス15を、後の工程で形成するコンタクトスルーホール上、チャネル保護型TFT10b上を含めたゲート配線上に形成する。膜厚は約1.5μmになるようにスピンドルコートのスピンドル回転数を調整する。

【0015】次に図13(c)に示すように、顔料分散型の感光性赤色カラーレジストをスピンドルコート法で約1.2μmの厚さに塗布し、フォトリソ工程により赤色カラーフィルター13aを所定のパターンに形成する。この時、赤色カラーレジストの塗布前に、ブラックマトリクスの形成を行うとブラックマトリクスの除去部分に微かな顔料残渣が残ったり、あるいはブラックマトリクス15の形成工程を経ることによってパッシベーション膜8表面の状態が変化するため赤色カラーレジストの残渣が発生する。このため、特開平10-39292号公報には記載がないが、赤色カラーレジストの塗布前にブラックマトリクスの残渣除去処理が必要である。具体的には、ブラックマトリクス15を形成した後のTFT基板にUV光(照度約20mW)を約60秒照射し、スピンドル洗浄により、UV光で分解されたブラックマトリクスの残渣を除去する。

【0016】次に図13(d-1)に示すように、緑色カラーフィルターを形成するため、顔料分散型の感光性緑色カラーレジストをスピンドルコート法で約1.2μmの厚さに塗布し、フォトリソ工程により緑色カラーフィルター13bを所定のパターンに形成する。この時、赤色カラーフィルターの形成時に行ったのと同様のUV光による残渣除去処理が必要である。

【0017】さらに、図13(d-2)に示すように(但し、異なる顔料の断面図である。)、青色カラーフィルターを形成するため、顔料分散型の感光性青色カラーレジストをスピンドルコート法で約1.2μmの厚さに塗布し、フォトリソ工程により青色カラーフィルター13cを所定のパターンに形成する。この時、赤色カラーフィルターおよび緑色カラーフィルターの形成時に行ったのと同様のUV光による残渣除去処理が必要である。

【0018】図14(e)に示すように、ブラックマト

リクス15、赤色カラーフィルター13a、緑色カラーフィルター13b、青色カラーフィルター13cを形成したTFT基板の上に、TFT基板を平坦化するためのオーバーコート層14を約3μmの厚さに形成する。オーバーコート層には、感光性アクリル樹脂を用い、スピンドルコート法で塗布した後、フォトリソ工程によりコンタクトスルーホール11部のオーバーコート層の開口を行う。また、特開平10-39292号公報には記載がないが、オーバーコート層の形成前にも、UV光の照射による残渣除去処理が必要である。

【0019】図14(f)に示すように、オーバーコート層の上にポジ型ノボラック系感光性レジストを塗布し、パターニング後、このノボラック系感光性レジストをマスクとして、コンタクトスルーホール上のブラックマトリクスの除去をドライエッティングで行う。

【0020】図14(g)に示すように、さらにコンタクトスルーホール上のパッシベーション膜の開口を同じくドライエッティングで行い、コンタクトスルーホールの開口が完了する。

【0021】図14(h)に示すように、最後に画素電極9となる透明導電膜をスパッタリングで成膜し、所定のパターンにフォトリソ工程にて加工し、画素電極とドレイン電極の接続を行い、TFTの上にカラーフィルターを形成したアクティブマトリクス基板を形成することができる。

【0022】しかし、本発明者が、この方法を検討したところ、(c)の工程での前述の問題点に加え、いくつかの問題点があった。即ち、(f)の工程でコンタクトスルーホールを開口するには、この公報では明確に記載されていないが、硬化した後のブラックマトリクスおよびパッシベーション膜をエッティングするには、ドライエッティングで行う必要がある。ブラックマトリクスは、十分な遮光性を得るために膜厚1.5μm程度に形成されており、これをフッ素系(SF<sub>6</sub>、CF<sub>4</sub>、CHF<sub>3</sub>等)のエッティングガスを用いてエッティングする場合、約200~300秒という時間が必要である。さらに塗化シリコン膜などで形成されるパッシベーション膜をエッティングするのに100~150秒のエッティング時間が必要である。従って、連続してドライエッティング処理した場合でも1枚当たり約300~400秒のエッティング時間を必要とし、量産性に問題がある。

【0023】また、このような長いエッティング時間に対しては、一般に用いられるノボラック系感光性レジスト17の耐性が十分ではない問題がある。特に、ブラックマトリクスのエッティング条件とパッシベーション膜のエッティング条件が異なるために、ブラックマトリクスを完全にエッティングしておかないと、パッシベーション膜がコンタクトスルーホールに残ってしまい、コンタクト抵抗が増大する問題もある。

【0024】この問題を解決する方法としては、プラッ

クマトリクスを最初に露光バターニングする際に、コンタクトスルーホール形成箇所のブラックマトリクスを同時に除いておくことが考えられる。この方法を次に説明する。

【0025】図15(a)に示すように、透明絶縁性基板1の上にチャネル保護型TFT10bを形成し、その上をパッシベーション膜8で覆う。

【0026】図15(b)に示すように、パッシベーション膜8の上に、顔料分散型の感光性樹脂ブラックマトリクスをスピンドル法で塗布し、フォトリソ工程によりブラックマトリクス15を、チャネル保護型TFT10b上を含めたゲート配線上に形成する。この時、コンタクトスルーホール部に該当する部分にはブラックマトリクスを形成しない。膜厚は約1.5μmになるようにスピンドルのスピンドル回転数を調整する。

【0027】次に図15(c)に示すように、顔料分散型の感光性赤色カラーレジストをスピンドル法で約1.2μmの厚さに塗布し、フォトリソ工程により赤色カラーフィルター13aを所定のパターンに形成する。この時、赤色カラーレジストの塗布前に、ブラックマトリクスの形成を行うとブラックマトリクスの除去部分に微かな顔料残渣が残ったり、あるいはブラックマトリクス15の形成工程を経ることによってパッシベーション膜8表面の状態が変化するため赤色カラーレジストの残渣が発生する。このため、赤色カラーレジストの塗布前にブラックマトリクスの残渣除去処理が必要である。具体的には、ブラックマトリクス15を形成した後のTFT基板にUV光(照度約20mW)を約60秒照射し、スピンドル洗浄により、UV光で分解されたブラックマトリクスの残渣を除去する。

【0028】次に図15(d)に示すように、緑色カラーフィルターを形成するため、顔料分散型の感光性緑色カラーレジストをスピンドル法で約1.2μmの厚さに塗布し、フォトリソ工程により緑色カラーフィルター13bを所定のパターンに形成する。この時、赤色カラーフィルターの形成時に行ったのと同様のUV光による残渣除去処理が必要である。さらに、同様の方法で、所定のパターンに青色カラーフィルターを形成する。

【0029】次に図16(e)に示すように、ブラックマトリクス15、赤色カラーフィルター13a、緑色カラーフィルター13b、青色カラーフィルターを形成したTFT基板の上に、TFT基板を平坦化するためのオーバーコート層14を約3μmの厚さに形成する。オーバーコート層には、感光性アクリル樹脂を用い、スピンドル法で塗布した後、フォトリソ工程によりコンタクトスルーホール11部のオーバーコート層の開口を行う。また、オーバーコート層の形成前にも、UV光の照射による残渣除去処理が必要である。

【0030】次に図16(f)に示すように、オーバーコート層の上にポジ型ノボラック系感光性レジストを塗

布し、バターニング後、このノボラック系感光性レジストをマスクとして、コンタクトスルーホール上のパッシベーション膜の除去をドライエッティングで行う。

【0031】最後に図16(g)に示すように、画素電極9となる透明導電膜をスパッタリングで成膜し、所定のパターンにフォトリソ工程にて加工し、画素電極とドレイン電極の接続を行い、TFTの上にカラーフィルターを形成したアクティブマトリクス基板を形成することができる。

【0032】しかし、この方法では、コンタクトスルーホール上に塗布されたブラックマトリクスを、ブラックマトリクスの現像工程で除去するため、コンタクトスルーホール上のパッシベーション膜の上にブラックマトリクスの残渣が発生する。このブラックマトリクスの残渣は、UV処理によりある程度除去されるが、この後に形成される赤色カラーフィルター、緑色カラーフィルター、青色カラーフィルターの現像時に各々の顔料残渣の発生を誘起し、UV処理による残渣除去処理では除去しきれなくなってしまう。このため、コンタクトスルーホール上のパッシベーション膜のエッティング時に、これら残渣によりパッシベーション膜のエッティングができないという問題がある。

【0033】また、これらの問題を解決するためにブラックマトリクス形成後の各工程におけるUV照射処理の効果を上げるために、UV光の照度を上げたり、または照射時間を長くしたりするなどの方法も考えられるが、UV光の照度を上げたり、時間を長くしたりすると、ブラックマトリクスの分解が進行し、ブラックマトリクスの抵抗が低下するという問題がある。具体的な数値で説明

30 すると、初期抵抗で $10^{12}\Omega\text{cm}$ の抵抗を有していたブラックマトリクスが、60secのUV処理により、 $10^{11}\Omega\text{cm}$ に低下する。さらに60secのUV処理により $10^{10}\Omega\text{cm}$ まで低下し、この傾向は処理時間に比例してブラックマトリクスの抵抗が低下していく。この傾向はUV光の照度を上げた場合も同様で、照度のアップ率に応じて抵抗が比例して低下していく。

【0034】このようにブラックマトリクスの抵抗が低下した場合、信号配線との結合容量を増加させ、信号配線の書き込み遅延を発生させる。本願発明者のシミュレーションによるとブラックマトリクスの抵抗が約 $10^6\Omega\text{cm}$ になると信号の書き込み遅延が発生することが判った。

【0035】また、ブラックマトリクスとして、遮光性の優れたOptical Density(OD)の高いブラックマトリクスを用いる必要があるが、ブラックマトリクスは前述のようにアクリルなどのベース樹脂にカーボンなどを分散させた感光性のネガ型レジストである。従って、高いOD値をもつブラックマトリクスは光をほとんど透過させないため、露光量を増加させても、50 表面のみに光架橋が起き、現像時にブラックマトリクス

の側壁が現像液にさらされることにより溶解していく。このため、現像時間や現像液濃度にたいするマージンがすくなく、工程がばらつくことによりパッシベーション膜界面からブラックマトリクスが現像時にはがれる不良があった。

#### 【0036】

【発明が解決しようとする課題】以上のように、従来のオンアレイカラーフィルター構造の製造方法は TFT 形成、ブラックマトリクス形成、カラーフィルター形成、オーバーコート形成、コンタクト形成、画素電極形成の順に行なうことが一般的である。この場合コンタクトホール内にブラックマトリクスなどの残さが残りやすく、残さを除去しようとして UV洗浄などを行なうとブラックマトリクスに分散したカーボンの被覆膜がとれてブラックマトリクスの抵抗が低くなる問題を有していた。また、従来の製造工程ではブラックマトリクスの側壁が現像液にさらされるために、パターンはがれが生じやすい問題点を有していた。

【0037】本発明は、このような従来の問題点に鑑みてなされたものであり、スイッチング素子とカラーフィルターを同一基板上に形成した開口率が大きく明るい液晶表示装置であって、コンタクト抵抗が小さく、ブラックマトリクスの抵抗が大きく信号遅延もなく、また光漏れのない液晶表示装置を提供することを目的とする。また、ブラックマトリクスのパターンはがれのおこらない生産性のよい製造方法を提供することを目的とする。

#### 【0038】

【課題を解決するための手段】本発明は、透明絶縁性基板上に、スイッチング素子と、このスイッチング素子を保護するパッシベーション膜と、各色カラーフィルターと、この各色カラーフィルターの間に、少なくとも前記スイッチング素子の上部を覆ってを設けられたブラックマトリクスと、前記各色カラーフィルターと前記ブラックマトリクスの上に設けられたオーバーコート層と、このオーバーコート層の上に設けられた画素電極とを備えた液晶表示装置において、前記スイッチング素子は、前記画素電極との接続のための引き出し電極を有し、この引き出し電極の上部の少なくとも一部には、前記各色カラーフィルターおよび前記ブラックマトリクスのいずれによっても覆われていない開口が設けられ、前記画素電極と前記スイッチング素子との接続が、前記開口内に、前記オーバーコート層および前記パッシベーション膜を貫通して設けられたコンタクトスルーホールを通して行われ、前記各色カラーフィルターと前記ブラックマトリクスが接する部分で、前記ブラックマトリクスの端が前記カラーフィルターの端の上に重なるように形成されていることを特徴とする液晶表示装置に関する。

【0039】また本発明は、透明絶縁性基板上に、スイッチング素子と、このスイッチング素子を保護するパッシベーション膜と、各色カラーフィルターと、この各色

カラーフィルターの間に、少なくとも前記スイッチング素子の上部を覆って設けられたブラックマトリクスと、前記各色カラーフィルターと前記ブラックマトリクスの上に設けられたオーバーコート層と、このオーバーコート層の上に設けられた画素電極とを備えた液晶表示装置の製造方法において、前記透明絶縁性基板上に、前記画素電極との接続のための引き出し電極を有する前記スイッチング素子を形成する工程と、前記スイッチング素子を形成した透明絶縁性基板上に、前記各色カラーフィルターを、少なくとも後の工程で形成するコンタクトスルーホール形成箇所を含む領域を除いて所定の形状に形成する各色カラーフィルター形成工程と、各色カラーフィルターを形成した透明絶縁性基板上に、前記ブラックマトリクスを、少なくとも後の工程で形成するコンタクトスルーホール形成箇所を含む領域を除き、かつ前記各色カラーフィルターと接する箇所においては前記カラーフィルターの端にブラックマトリクスの端が重なるように所定の形状に形成するブラックマトリクス形成工程と、ブラックマトリクスを形成した透明絶縁性基板上に、前記オーバーコート層を、コンタクトスルーホール形成箇所に開口を有するパターン状に形成する工程と、形成したオーバーコート層を用いるか、またはオーバーコート層上にさらに形成したレジストを用いて、前記パッシベーション膜をエッチングし、前記オーバーコート層および前記パッシベーション膜を貫通し前記引き出し電極に達するコンタクトスルーホールを形成する工程と、パターンングしたオーバーコート層および前記コンタクトスルーホールから露出している前記引き出し電極の表面に透明導電膜を形成し、所定の形状にパターニングして画素電極を形成する工程とを有する液晶表示装置の製造方法に関する。

【0040】本発明の液晶表示装置の製造方法の1態様において、前記各色カラーフィルターの形成工程は、顔料分散型感光性樹脂の塗布工程と、アリベーク工程と、露光工程と、現像工程と、焼成工程とを含む。

【0041】本発明の液晶表示装置の製造方法の1態様において、前記ブラックマトリクスの形成工程は、カーボン、チタンまたは顔料を分散した感光性樹脂の塗布工程と、アリベーク工程と、露光工程と、現像工程と、焼成工程とを含む。

【0042】本発明の液晶表示装置の製造方法の異なる態様において、前記ブラックマトリクスの形成工程は、カーボン、チタンまたは顔料を分散した感光性樹脂の塗布工程と、アリベーク工程と、露光工程と、ポストイクスピージャーベーク工程と、現像工程と、焼成工程とを含む。

【0043】本発明の液晶表示装置の製造方法のさらに異なる態様において、前記ブラックマトリクスの形成工程は、カーボン、チタンまたは顔料を分散した感光性樹脂の塗布工程と、第1のアリベーク工程と、酸素遮断膜

11

塗布工程と、第2のアリバーク工程と、露光工程と、ポストイクスピージャーベーク工程と、酸素遮断膜除去工程と、現像工程と、焼成工程とを含む。

【0044】ここで、前記酸素遮断膜は、ポリビニルアルコールで形成することができる。また、前記露光工程は窒素雰囲気中で行うことができる。

【0045】本発明の液晶表示装置の製造方法において、前記カラーフィルターの形成工程またはブラックマトリクスの形成工程前に、基板をヘキサメチルジシラザン雰囲気中にさらすHMD S処理工程をさらに有してもよい。

【0046】本発明の液晶表示装置の製造方法において、前記オーバーコート層は、感光性樹脂を用いて形成することが好ましい。

【0047】

【発明の実施の形態】本発明の液晶表示装置を、スイッチング素子としてTFTを用いた例を示して説明する。

【0048】図1は、液晶表示装置の構成を示す回路図である。透明絶縁性基板の上にゲート配線2bおよびソース配線6bが互いに直交するように配置され、これら

の信号線の交差部分に対応するようにTFT10が形成される。ゲート配線2bはTFT10のゲート電極に接続され、ゲート配線2bからゲート電極に入力される走査信号によって画素に対応するTFT10が駆動される。ソース配線6bは、TFT10のソース電極に接続され、ソース電極へデータ信号を入力する。TFT10のドレイン電極には画素電極が接続され、画素電極と対向基板上に形成された対向電極との間の液晶層により画素容量16が形成される。この例では各画素電極は隣接するゲート配線2bにゲート絶縁膜を介して重畳し付加容量電極の役割を果たしている。

【0049】図2は画素部分の構成を示したものであり、同一図面に表すと重なり関係が不明瞭になるので、図2(a)に電極および配線等を記載し、図2(b)には画素電極とカラーフィルターおよびブラックマトリクスの位置関係を分けて示した。各々画素電極の下にオーバーコート層を挟んで対応するカラーフィルターが形成されている。

【0050】また、ゲート配線2b上のパッシベーション膜の上にはブラックマトリクス15が形成され、TFTの遮光を兼ねている。このブラックマトリクスはコンタクトスルーホール11の周囲には形成されていない。画素電極はオーバーコート層の開口部を介してドレイン電極と接続されている。ブラックマトリクス15、カラーフィルターの下には、互いに直交するように複数のゲート配線2bと複数のソース配線6が設けられ、それらゲート配線、ソース配線の交差部にはTFTが設けられ、このTFTのゲート電極にはゲート配線が接続され、ソース電極にはソース配線が接続され、ドレイン電極にはオーバーコート層、パッシベーション膜を貫くコ

10

20

30

40

50

ンタクトスルーホール11を介して画素電極が接続されている。このTFTにはゲート配線、ゲート電極を通してスイッチング信号が、ソース配線、ソース電極を通して映像信号が入力され、画素電極9への電荷の書き込みが行われる。

【0051】図3は、図2のA-A'断面図であり、本発明の特徴が最も良く表れている図である。透明性絶縁基板1上にゲート電極2aが設けられ、それらを覆うようにゲート絶縁膜3が形成される。その上にゲート電極2aと重畳するように半導体層4が設けられ、その半導体層4の中央部上で隔てられたソース電極6a、ドレイン電極7がオーミックコンタクト層5を介して半導体層4に接続されている。それらソース電極6aとドレイン電極7の間のオーミックコンタクト層はエッチング除去され、ソース電極6a、ドレイン電極7と半導体層4の間にのみオーミックコンタクト層5が設けられている。さらにオーミックコンタクト層がエッチング除去されたチャネル部を含めて、これらを覆うようにパッシベーション膜8が設けられている。このようなTFTは一般にチャネルエッチ型と呼ばれている。

【0052】このようにTFTをスイッチング素子として用いる場合は、ドレイン電極が画素電極との接続のための引き出し電極として働き、オーバーコート層14とパッシベーション膜8を貫通して設けられたコンタクトスルーホール11を通してドレイン電極7と画素電極9が接続されている。

【0053】パッシベーション膜8の上には、R、G、Bの各色層のカラーフィルター13が画素表示領域に対応した部分に設けられているが、このコンタクトスルーホール11の周囲には、カラーフィルターが形成されておらず、カラーフィルター層としてはコンタクトスルーホール含む領域が開口になっている。

【0054】尚、図2および図3では、カラーフィルターの層に開口が設けられた形態になっているが、図4(平面図)および図5(断面図)に示すように、ブラックマトリクス15の層の中に開口を設けるようにしてもよいし、断面でみたときに片側がカラーフィルターで他方側がブラックマトリクスになるように開口を設けてよい。

【0055】また、ブラックマトリクス15は遮光のためにパッシベーション膜の上に設けられ、少なくともTFTを覆うように形成されている。TFT上以外の部分でもゲート配線上を覆ってもよく、カラーフィルターの隙間をすべて埋めるように形成してもよい(但し、コンタクトスルーホールを取り囲んで、カラーフィルターもブラックマトリクスもどちらも形成されない開口が設けられる。)。

【0056】そして本発明では、図3に示すように(図5でも同じ)、各色カラーフィルターとブラックマトリクスが接する部分では、ブラックマトリクスの端がカラ

ーフィルターの端の上に重なるように形成されている。【0057】このように、ブラックマトリクスをカラー フィルターと重なりあわせると、ブラックマトリクスの側壁の少なくともバッジベーション膜8の近傍はカラー フィルターにより保護され、現像時に現像液にさらされることがない。そのため、従来の技術で指摘したブラックマトリクスのバターンはがれを抑制できる。

【0058】また、ブラックマトリクスは水平方向の隣合う画素同士でつながっていることが望ましい。このようにすると、下地との接触面積が増え、前述のようなブラックマトリクスのバターンはがれをさらに抑制できる。

【0059】このような構造は、後述するように各色カラーフィルターを形成した後にブラックマトリクスを形成することにより製造される。即ち、本発明の液晶表示装置の構造によれば、カラーフィルターまたはブラックマトリクスを形成する際に、コンタクトスルーホールを含む領域にあらかじめ開口を設けておき、そして形成の順序として各色カラーフィルターを形成してからブラックマトリクスを形成することが可能である。

【0060】各色カラーフィルターを形成してからブラックマトリクスを形成すると、コンタクトスルーホールを含む領域に設けた開口部分にカラーフィルター材料の残渣が全く残らないため、バッジベーション膜をエッチングしてドレイン電極に達するコンタクトスルーホールを確実に容易に形成することができる。

【0061】この理由は必ずしも明確ではないが、本発明者の検討によれば、バッジベーション膜の上では、ブラックマトリクスの材料を塗布後にバターニングして除去した部分に、微量のブラックマトリクス成分（例えばカーボン等の顔料）が残ったり、あるいは親水性・疎水性等の表面状態が変化することにより、次の工程でカラーフィルター材料を塗布後にバターニングして除去しても、カラーフィルター材料が凝集等を起こし残渣が残るものと考えられる。一方、本発明の構造および製造方法のように、カラーフィルターを先に形成すると、その後にブラックマトリクスを形成しても、カラーフィルターおよびブラックマトリクスのいずれもが形成されない開口等には、カラーフィルター材料の残渣が全く残らないことが判った。

【0062】残渣の問題は、カラーフィルターおよびブラックマトリクスの材料として、顔料分散型感光性樹脂を用いたときに一般に生じる問題であるので、本発明は、各色カラーフィルターおよびブラックマトリクスを顔料分散型感光性樹脂を用いて形成する場合に特に有効である。通常カラーフィルターの材料として用いられるアクリル系の顔料分散型感光性樹脂を用いた場合に最も有効である。ここで、顔料としては、各色に合わせて適宜選択できるが、ブラックマトリクス用の顔料としては、カーボン、酸化チタン、黒色の有機顔料（数種の色

の混合物でも良い。）等が挙げられ、本発明ではカーボンが最も好ましく用いられる。また、各色についても一般的な有機顔料等を用いることができる。

【0063】本発明は、画素電極とスイッチング素子の接続が、カラーフィルターまたはブラックマトリクス層を貫通して行われるような液晶表示装置であれば適用することが可能であり、スイッチング素子としては特に制限はなく、TFTに限らずMIM、ダイオード等であってもよく、また、TFTとしてもゲート電極が下に位置するような逆スタッガード型でなくとも、順スタッガード型であってもよい。

【0064】また、本発明の液晶表示装置では、上記以外の構成については特に制限はなく、例えば液晶材料、配向膜、対向基板、対向電極等は、アクティブマトリクス型液晶表示装置一般に用いられるように構成すればよい。また、各色カラーフィルターは、フルカラー表示のために一般的には赤（R）、緑（G）、青（B）の3色で構成するが、適宜変更することもできる。

【0065】

20 【発明の実施の形態】次に、本発明の製造方法を、図3の断面図に対応する工程図、図6および図7を用いて説明する。

【0066】【実施形態1】図6（a）に示すように、例えばガラス等の透明性絶縁基板1上に、チャネルエッチ型TFTを形成する。この形成方法は、従来と同様に、次のように行うことができる。

【0067】まず、透明絶縁性基板1上にスパッタリング装置によってAl、Mo、Crなどからなる導電層を100～400nmの厚さで堆積し、フォトリソ工程によりゲート配線（図示なし）、ゲート電極2aおよび表示用の外部信号処理基板と接続されるゲート端子部（図示なし）を形成する。

【0068】次にシリコン塗化膜などからなるゲート絶縁膜3とアモルファスシリコンからなる半導体層4、n<sup>+</sup>アモルファスシリコンからなるオーミックコンタクト層5とをアズマCVDによって、それぞれ400nm、300nm、50nm程度の厚さで連続的に積層し、半導体層4、オーミックコンタクト層5とを一括してバターニングする。

40 【0069】次にゲート絶縁膜3およびオーミックコンタクト層5を覆うようにスパッタリング装置によってMo、Crなどを100～200nmの厚さで堆積し、これをフォトリソ工程によりソース電極6a、ソース配線（図示なし）、ドレイン電極7、および表示用の外部信号処理基板に接続されるデータ端子部（図示なし）を形成する共に、TFTのチャネル部となるソース電極6a、ドレイン電極7の下以外の不要なオーミックコンタクト層5を除去する。

【0070】次にTFTのバックチャネル、ソース電極6a、信号配線（図示なし）、ドレイン電極7、データ

15

端子(図示なし)を覆うようにプラズマCVDによりシリコン塗化膜などの無機膜からなるバシベーション膜8を100~200nm程度の厚さで成膜する。

【0071】次に図6(b)に示すように、赤色顔料をアクリル系樹脂に分散させたネガ型光硬化性カラーレジストを、スピンドルコート法で基板上に塗布する。膜厚は約1.2μm程度になるようスピンドル回転数を調整する。次にホットプレートで80°C/2分アリベークを行い、露光した後、TMAH(テトラメチルアンモニウムヒドロオキサイド)液で現像し、対応する部分に赤色カラーフィルター13aを形成する。その際、後の工程でドレイン電極7と画素電極9を接続するためのコンタクトスルーホールを形成する領域には、赤色カラーフィルターを設けず開口20を設ける。この開口の大きさは、少なくともコンタクトスルーホールが含まれる程度の大きさである。次にクリーンオーブンで220°C・60分焼成を行い、赤色カラーフィルター13aを硬化させる。

【0072】次に、図6(c)(但し、(b)に隣接する画素を示す。)に示すように、赤色カラーフィルター13a形成と同様の方法で緑色カラーフィルター13bを形成し、オーブンで220°C/60分の焼成を行うと緑色カラーフィルター13bが得られる。

【0073】図6(d)(但し、(b)、(c)に隣接する画素を示す。)に示すように青色カラーフィルター13cの形成も同様の方法で行う。

【0074】次に図7(e)に示すように、各色カラーフィルターの形成後、ブラックマトリクス15を形成する。ブラックマトリクス15はアクリル樹脂にカーボン等の顔料を分散させた感光性樹脂ブラックマトリクスを用いる。本製造例では、粘度20cp程度の材料を使いスピンドルコート法で前記基板上に約1.5μmの膜厚に形成し、コンタクトスルーホール上には設けないようにする。

【0075】ブラックマトリクスは感光性のネガ型レジストであるが、光をほとんど通さないので、表面に十分な露光量を照射することによりラジカルを発生させ、このラジカルがブラックマトリクス中を拡散することにより表面から離れた深部の架橋を行っている。しかし、表面に比べて架橋の度合いが弱いので、側面をカラーフィルターにより保護することにより現像マージンをとっている。また、ラジカルを有効に発生させるためには、ghi線に十分な感度を持つ開始剤を選択するとともに、発生したラジカルが、露光中に露光気中の酸素が分解して発生したオゾンによりクエンチされてしまうことを避けるために、窒素露光気中で露光することも有効である。また、ラジカルを有効に深部に拡散するために、露光後にホットプレートで90°C 2分程度加熱する、いわゆるPost Exposure Bake(PEB)工程をおこなってもよい。さらに、下地とブラックマトリクスの密着性を高めるために、ブラックマトリクス形成工程前にヘキサメチ

16

ルジシラザン(HMDS)露光気中に基板をさらす、いわゆるHMDS処理をしてもよい。

【0076】図7(f)に示すように、平坦化のため例えばアクリル系の透明の感光性樹脂を塗布し、露光・現像によりコンタクトスルーホール11の部分に開口を有するパターン状に形成し、さらに220°C・60分間焼成を行い硬化させることでオーバーコート層14を形成する。

【0077】続いて図7(g)に示すように、例えばノボラック系感光性レジスト17を塗布し、バターニング後ノボラック系感光性レジスト17をマスクとしてパッセーション膜8をエッチングしてコンタクトスルーホール11を形成する。このとき、本発明ではブラックマトリクス15の形成をカラーフィルターの形成後に行っているため、コンタクトスルーホール11に残渣が全く無く、パッセーション膜8のエッチング異常が発生しない。また、画素電極9となる透明導電膜のスパッタリング前にコンタクトスルーホール11を開口するため、開口部が酸化や工程汚染の影響を受けないので、画素電極9とドレイン電極7の接続抵抗が低く、良好なアクティブマトリクス基板を得ることが出来る。

【0078】またこのとき同時に、データ端子部(図示なし)上の不要なパッセーション膜8とゲート端子部(図示なし)上の不要なゲート絶縁膜も同時に除去する。

【0079】次に図7(h)に示すように、ノボラック系感光性樹脂レジストを剥離した後、オーバーコート層14、コンタクトスルーホール11から露出したドレイン電極上にスパッタ法でITO等の透明導電膜を成膜し、バターニングして画素電極9を形成する。この時、膜厚は厚いほど良好なカバレッジが得られ、ドレイン電極7との電気的な接続が安定するが、透明導電膜に用いるITO(Indium-Tin-Oxide)膜の加工性を考慮すると約100nmの膜厚が適当である。

【0080】その後、通常の方法に従って対向基板と重ね合わせ、液晶を注入して液晶表示装置を完成する。

【0081】以上の説明で、各色カラーフィルターの厚さおよびブラックマトリクスの厚さは、使用する材料等によっても変わるが、一般に用いられている材料を用いた場合、各色カラーフィルターについては、塗布時の厚さが1.0~1.5μm程度、ブラックマトリクスについては、塗布時の厚さが1.0~2.0μm程度の厚さである。また、オーバーコート層は、表面を平坦化できる程度の厚さがあればよく、通常は塗布時の厚さが2.5~4.5μm程度の厚さである。

【0082】この実施形態の特徴は次の通りである。即ち、オンアレイカラーフィルター構造の液晶表示装置において、ブラックマトリクスの端がカラーフィルターの端と重ねる構造としたことにより、ブラックマトリクスの現像時のはがれを防止することができた。また、プラ

17

ックマトリクス形成工程をカラーフィルター形成工程の後工程にしたことにより、TFTと画素電極を接続するコンタクトホール内の残さが低減された。また、そのような残さ除去工程として行っているUV処理時にブラックマトリクスパターンがまだ形成されておらず、UV処理によるブラックマトリクスの抵抗の劣化がおこらなかつた。

【0083】[実施形態2] 本発明の製造方法の異なる形態について図6と図8を用いて説明する。

【0084】まず、図6(a)～図6(d)を用いて実施形態1で説明したのと同じようにして、TFTを形成した透明絶縁性基板上に各色カラーフィルターを形成する。

【0085】その後、図8(e)に示すように、ブラックマトリクスをこれも実施形態1と同様に形成する。

【0086】次に図8(f)に示すように、カラーフィルター13a、13b、13c、ブラックマトリクス15の形成されたTFT基板上に平坦化のためオーバーコート層14を塗布し、露光・現像によりコンタクトスルーホール11の部分に開口を有するパターン状に形成し、さらに220°C・60分間焼成を行い硬化させることでオーバーコート層14を形成する。

【0087】続いて、硬化させたオーバーコート層14をマスクにして、パッシベーション膜8のエッチングを行う。即ち、パッシベーション膜のエッチングがアクリル系のオーバーコート層に対して十分選択性のとれるエッチング条件を選ぶことにより、実施形態1のようなレジストを用いなくても製造が可能である。エッチング方法として、例えばPE法(Plasma Etching)を用い、エッチングガスにSF<sub>6</sub>、He、O<sub>2</sub>ガスを用いることにより行うことができる。具体的な条件として、この実施形態では、SF<sub>6</sub>流量: 60 sccm、He流量: 40 sccm、O<sub>2</sub>流量: 150 sccm、圧力: 40 Pa、パワー: 1200W、Gap(電極と基板距離): 50 mm、時間: 120 secとした。

【0088】次に図8(h)に示すように、オーバーコート層14、コンタクトスルーホール11から露出したドレン電極上にスパッタ法で透明導電膜を成膜し、フォトリソ工程にてパターニングして画素電極9を形成する。

【0089】その後、通常の方法に従って対向基板と重ね合わせ、液晶を注入して液晶表示装置を完成する。

【0090】この実施形態によれば、オンアレイカラーフィルター構造の液晶表示装置の製造工程において、コンタクトホール形成工程をオーバーコート膜パターンをマスクにドライエッチングでおこなったことにより、実施形態1にくらべてフォトリソグラフィー工程が1つ削減でき、工程数を短縮することができた。

【0091】以上、説明した実施形態1または実施形態2のどちらの製造方法でも、開口率が大きく明るい液晶

50

18

表示装置を、信頼性よく製造することができる。

【0092】[実施形態3] 本発明の製造方法の異なる形態について説明する。まず、実施形態1で説明したものと同じようにして、TFTを形成した透明絶縁性基板上に各色カラーフィルターを形成して、図6(d)までの構造を完成する。

【0093】その後のブラックマトリクスの形成工程について、図17と図18を用いて説明する。

【0094】まず、感光性のネガ型ブラックマトリクスを塗布したのち、90°C 2分でプリベークを行う(図17(a))。次に露光時にラジカルが、露光時の雰囲気中に発生するオゾンによりクエンチされることを防ぐために、酸素遮断膜21をさらに塗布する。酸素遮断膜としてイソアロピルアルコールと水を溶剤としたポリビニルアルコール系樹脂を塗布し、90°C 1分、プリベークを行う(図17(b))。次にg h i線ステッパーを用いて50～200 mJ程度のUV光を照射して露光をおこなった(図17(c))。発生したラジカルを有効にブラックマトリクス深部まで拡散するために、露光後に80°C 2分でポストエクスposureを行おこなう。次に、水洗を1分間行い、表面の酸素遮断膜を除去する(図18(d))。最後に現像液としてテトラメチルアンモニウムヒドロオキサイド(TMAH)溶液を用いて現像をおこなった。最後に230°Cで1時間程度、膜のキュアを行い、ブラックマトリクスを形成する(図18(e))。

【0095】酸素遮断膜を用いた場合、酸素遮断膜とブラックマトリクスの界面が反応し、ミキシング層ができる、ミキシング層とブラックマトリクスの現像レートが異なるために、パターン形状がカリフラワー形状となる不良がよく知られている。しかし、本実施の形態の場合はブラックマトリクスの側面はカラーフィルターにより現像液から保護されているために、側壁に現像液がしみこむことがなく、なだらかなテーバー形状をもつ良好なパターンが得られた。

【0096】その後、オーバーコート形成工程、コンタクトホール形成工程、画素電極形成工程を行うが、実施形態1と同様であるため、説明を省略する。

【0097】この実施形態によれば、オンアレイカラーフィルター構造の液晶表示装置の製造方法のブラックマトリクス形成工程に、酸素遮断膜を導入することより露光時に発生するラジカルを有効に活用することができ、酸素遮断膜を使わない場合にくらべ、露光量を1/10程度に低減でき、製造工程のスループットをあげることができた。また、カラーフィルター上にブラックマトリクスを重ねたことにより、酸素遮断膜を用いた時に問題となるカリフラワー型のオーバーハング形状を回避することができ、良好なプロファイルをもつブラックマトリクスを形成できた。

【0098】

19

20

【発明の効果】本発明によれば、スイッチング素子とカラーフィルターを同一基板上に形成しているので開口率を大きくとることが可能で明るい液晶表示装置であって、しかもスイッチング素子の引き出し電極と画素電極とのコンタクト抵抗が小さく、またブラックマトリクスの抵抗が大きく信号の遅延もなく、さらに光漏れのない液晶表示装置を提供することができる。

【0099】また本発明によれば、ブラックマトリクスのパターンはがれのこらない生産性のよい製造方法を提供することができる。

【図面の簡単な説明】

【図1】本発明の液晶表示装置の1例の回路図を示す図である。

【図2】本発明の液晶表示装置の1例の平面図である。

【図3】本発明の液晶表示装置の1例の断面図である。

【図4】本発明の液晶表示装置の1例の平面図である。

【図5】本発明の液晶表示装置の1例の断面図である。

【図6】実施形態1の製造方法を示す工程断面図である。

【図7】図6に引き続き、実施形態1の製造方法を示す工程断面図である。

【図8】実施形態2の製造方法を示す工程断面図である。

【図9】従来の液晶表示装置の1例の平面図である。

【図10】従来の液晶表示装置の1例の断面図(画素部分)である。

【図11】従来の液晶表示装置の1例の断面図(端子部分)である。

【図12】従来の液晶表示装置の製造方法を示す工程断面図である。

【図13】従来の液晶表示装置の製造方法を示す工程断面図である。

10

20

30

【図14】図13に引き続き従来の液晶表示装置の製造方法を示す工程断面図である。

【図15】従来の液晶表示装置の製造方法を示す工程断面図である。

【図16】図15に引き続き従来の液晶表示装置の製造方法を示す工程断面図である。

【図17】本発明の実施形態3の製造方法を示す図である。

【図18】図17に引き続き実施形態3の製造方法を示す図である。

【符号の説明】

1 透明性絶縁基板

2a ゲート電極

2b ゲート配線

3 ゲート絶縁膜

4 半導体層

5 オーミックコンタクト層

6a ソース電極

6b ソース配線

7 ドレイン電極

7a データ端子部

8 パッセーション膜

9 画素電極

10 TFT

11 コンタクトスルーホール

13a、13b、13c カラーフィルター

14 オーバーコート層

15 ブラックマトリクス

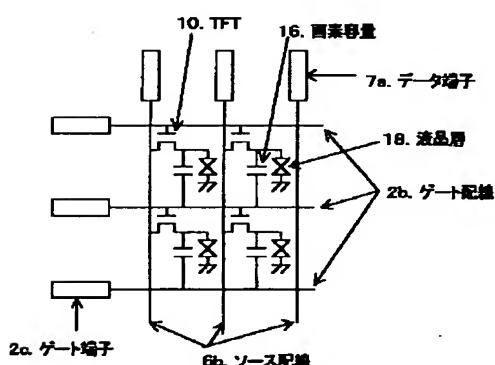
16 画素容量

17 ノボラック系感光性レジスト

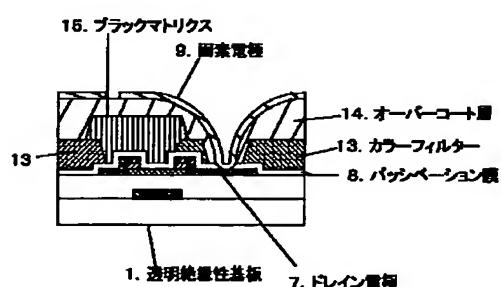
20 開口

21 酸素遮断膜

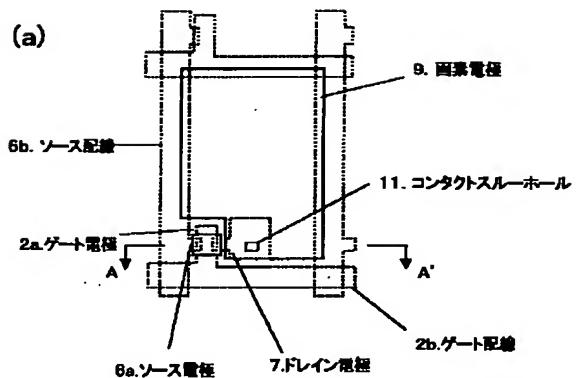
【図1】



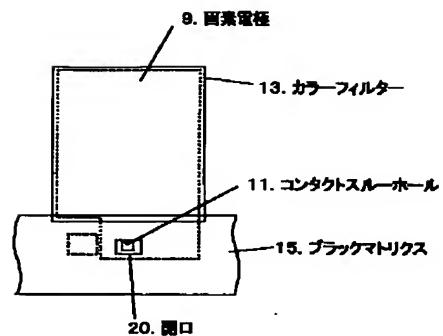
【図3】



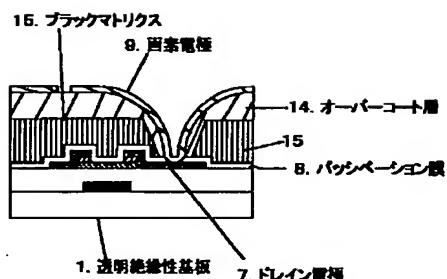
【図2】



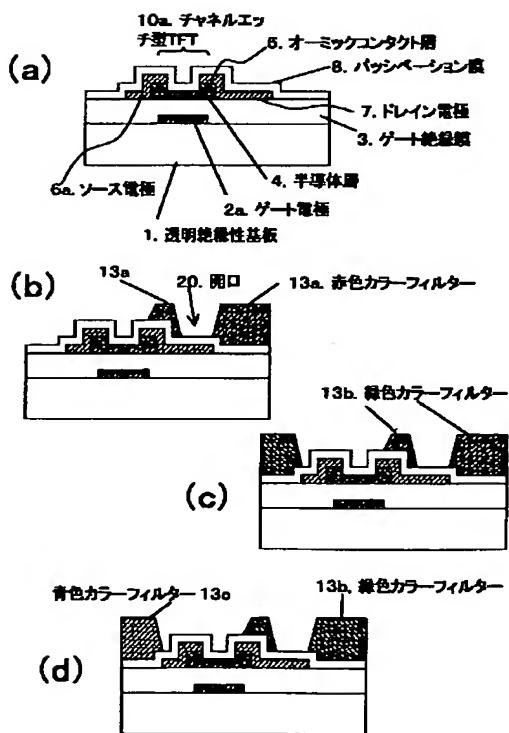
【図4】



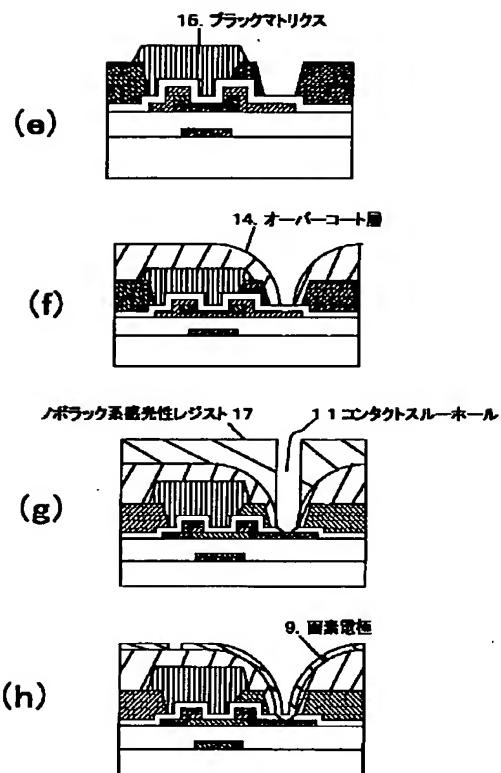
【図5】



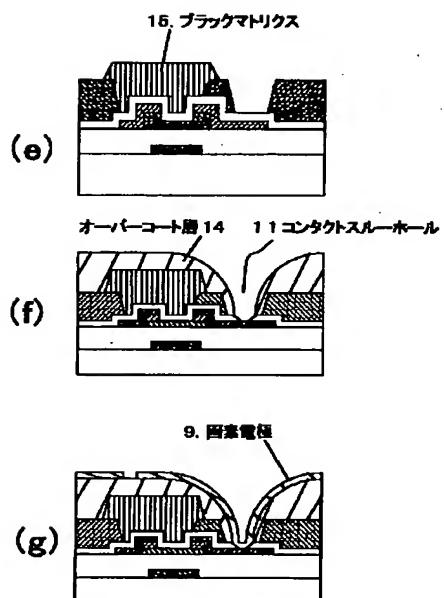
【図6】



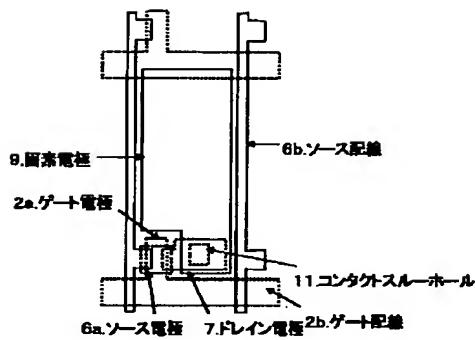
【図7】



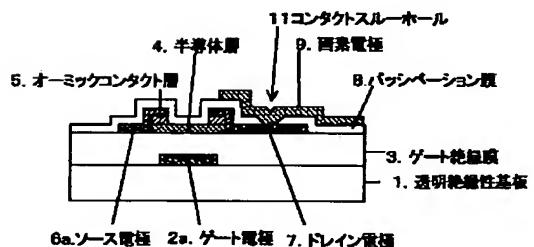
【図8】



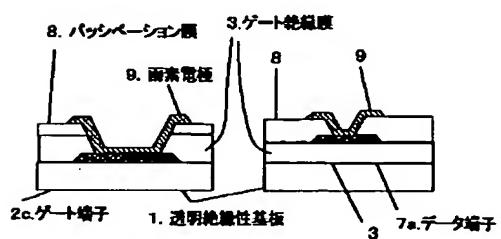
【図9】



【図10】



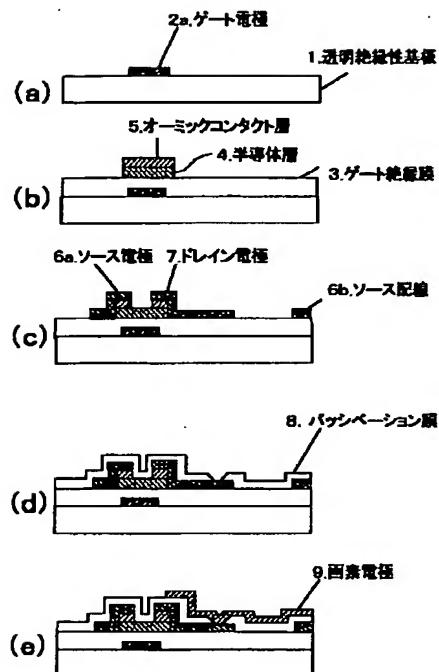
【図11】



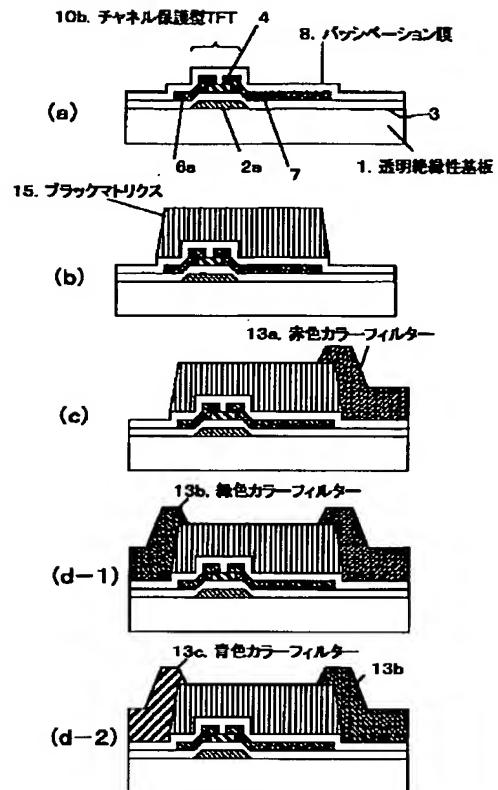
(a) ゲート端子部

(b) データ端子部

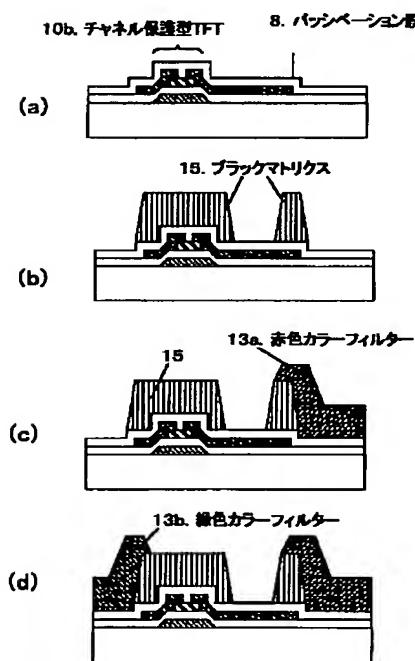
【図12】



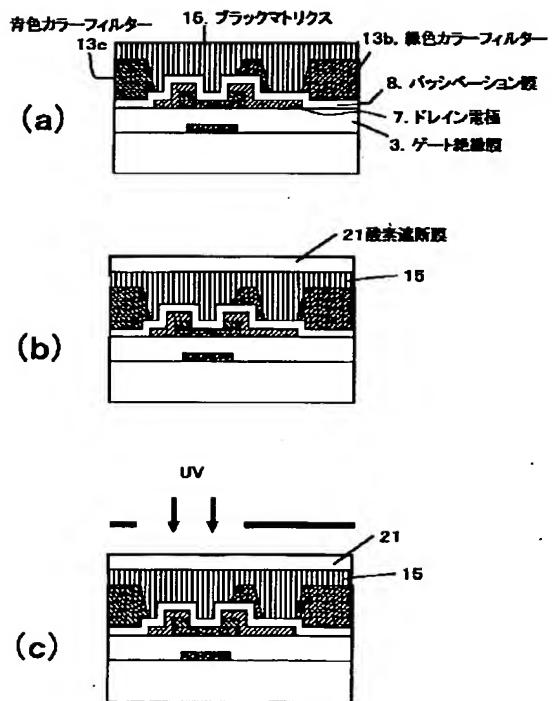
【図13】



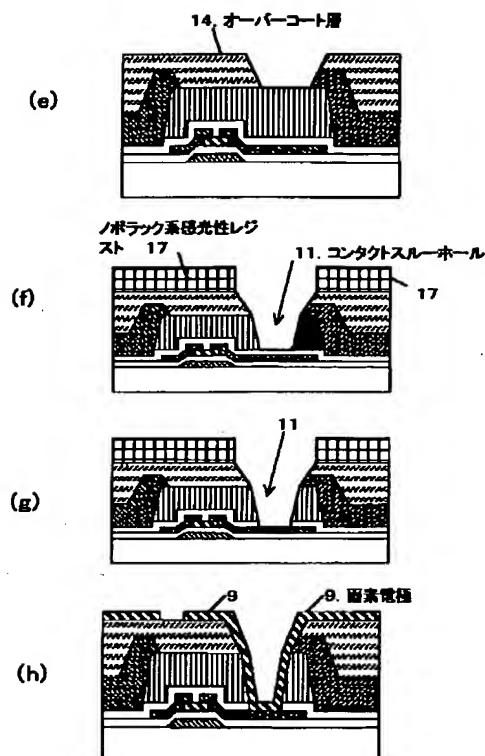
【図15】



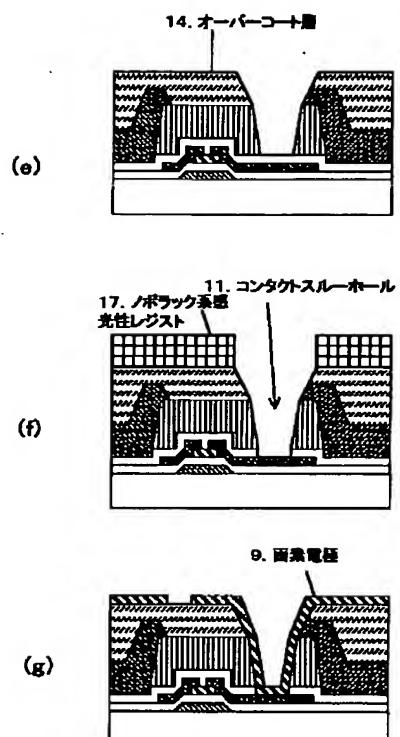
【図17】



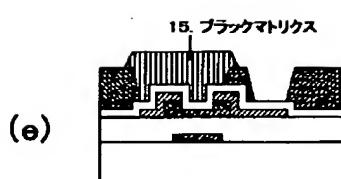
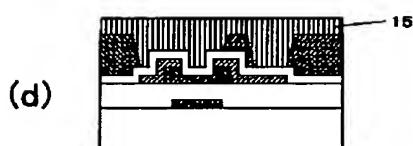
【図14】



【図16】



【図18】



フロントページの続き

(72)発明者 中田 健一  
東京都港区芝五丁目7番1号 日本電気株  
式会社内

(72)発明者 山本 勇司  
東京都港区芝五丁目7番1号 日本電気株  
式会社内

(72)発明者 渡邊 貴彦  
東京都港区芝五丁目7番1号 日本電気株  
式会社内  
(72)発明者 吉川 周憲  
東京都港区芝五丁目7番1号 日本電気株  
式会社内  
(72)発明者 丸山 宗生  
東京都港区芝五丁目7番1号 日本電気株  
式会社内

F ターム(参考) 2H090 HA04 HB07X HC05 HC11  
HC12 HC15 HC17 HC18 HD03  
HD05 JB02 JD14 KA04  
2H091 FA02Y FA35Y FB04 FC10  
FC26 FD04 FD14 FD22 FD24  
GA13 HA06 LA03 LA12  
2H092 JA26 JA29 JA33 JA35 JA38  
JA42 JA44 JB13 JB23 JB32  
JB33 JB38 JB52 JB58 JB63  
JB69 KA05 KA07 KA12 KA16  
KA18 KB24 KB26 MA05 MA08  
MA14 MA15 MA16 MA18 MA19  
MA20 MA22 MA27 MA32 MA35  
MA37 MA41 NA07 NA19 NA25  
NA28 NA29 PA08 PA09 QA06